

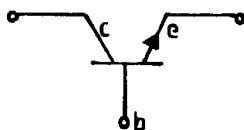
# *Diseño de un amplificador con emisor común*

José Ramón BLASCO FERNANDEZ\*

## 1. Introducción

A grandes rasgos el transistor de unión NPN es un dispositivo electrónico de tres terminales compuesto por tres capas de semiconductores N, P y N, formadas por cristal de silicio, como el utilizado en esta experiencia, o de germanio, impurificadas con átomos que sustituyen a los primarios de la red cristalina y que tienen en su capa externa un número de electrones superior (N) o inferior (P) al de la capa externa del silicio, dejando electrones libres o huecos, respectivamente.

Las tres regiones de un transistor se denominan emisor (e), base (b) y colector (c). En el símbolo gráfico del transistor se pone una flecha en el terminal emisor, indicando el sentido de circulación de la corriente, cuando la unión emisor-base se polariza directamente.



---

\* Profesor agregado de física y química del I. B. «Goya», Zaragoza.

La aplicación fundamental del transistor es como amplificador de señales eléctricas (tensiones) pequeñas.

Cada dispositivo electrónico presenta unas curvas características que relacionan sus diversas magnitudes por las que se puede saber su comportamiento. Al transistor se le hace trabajar en un punto de esas curvas, llamado punto Q o de reposo, aplicando tensiones y corrientes continuas adecuadas. Una señal de entrada, por ejemplo la tensión entre base y emisor, dará origen a una señal de salida, tensión entre colector y emisor. Una señal lleva un mensaje en su forma. Si se modifica esencialmente ésta en una amplificación, la información se desvirtúa. Esta es la razón general de la exigencia de que la señal de salida tenga la misma forma que la de entrada.

El objetivo de este trabajo es la determinación de las corrientes y tensiones en continua, así como de los valores de las resistencias, que definen el punto Q, de manera que dada una señal alterna en la entrada  $v_i(t)$  entre base y emisor, se pudiera tener una señal en la salida  $v_o(t)$ , entre colector y emisor, amplificada en un determinado factor (ganancia de tensión).

El circuito utilizado fue el de la figura adjunta

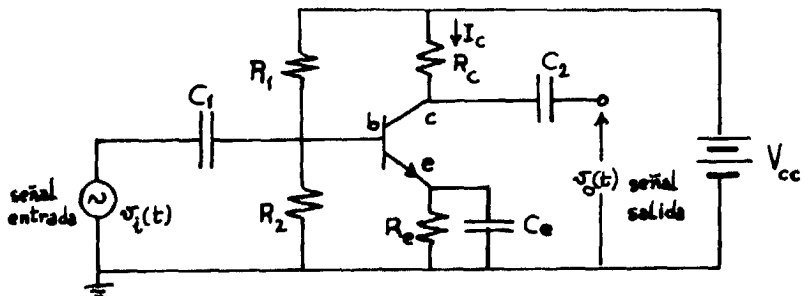


Fig. 2.—Etapa amplificadora en emisor común de un transistor NPN.

## 2. Polarización y punto de reposo

Los transistores tienen unas limitaciones de empleo dadas por el fabricante:  $V_{ce\ max}$ ,  $I_{c\ max}$ ,  $P_{c\ max} = I_{c\ lim} \cdot V_{ce\ lim}$ ; que son tensión colector-emisor, intensidad de colector y potencia máxima disipativa del colector, respectivamente. Se plantea ahora el problema de hallar el punto Q de reposo ( $V_{ce\ Q}$ ,  $I_{c\ Q}$ ), teniendo en cuenta las limitaciones anteriores, la forma de la señal respuesta y la ganancia en tensión.

Para el análisis en c.c. del circuito anterior conviene tener en cuenta que la frecuencia angular  $\omega$  es cero y que, en consecuencia, los condensadores abren el circuito ( $Z_C = 1/\omega C = 1/0 = \infty$ ).

Conviene obtener las ecuaciones que relacionan los grupos de magnitudes  $\{V_{be}, I_e, V_{cc}\}$  y  $\{V_{ce}, I_c, V_{cc}\}$ . Realizando la reducción que permite el razonamiento del apartado anterior, se puede obtener el circuito de la figura 3. Si en éste se hace una transformación de equivalencia física, se obtiene el de la figura 4.

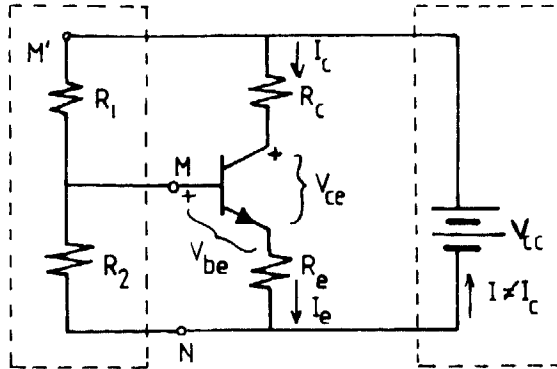


Fig. 3.—Circuito equivalente al de la Fig. 2 para el análisis en corriente continua.

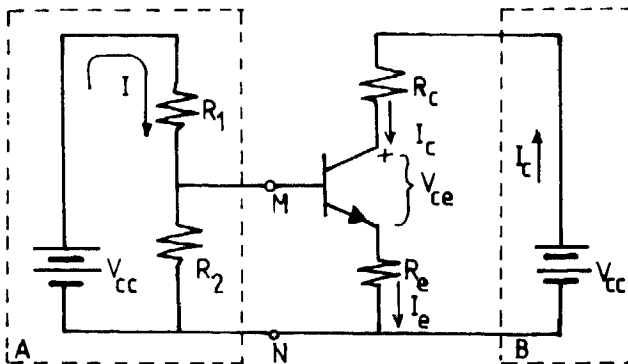


Fig. 4.—Circuito equivalente al de la Fig. 3, habiendo aplicado el Teorema de Thevenin

Los rectángulos a trazos de la figura 4 delimitan zonas físicamente equivalentes a los de la 3.

Por el teorema de Thevenin se puede hallar el circuito equivalente de la caja «A» entre M y N. Este teorema establece que un dipolo activo, circuito con dos terminales M y N y fuentes internas de tensión, es equivalente a un generador de tensión ideal, cuya tensión es la diferencia de potencial en circuito abierto entre M y N, en serie con una resistencia, que es la observable entre M y N cortocircuitando todos los generadores internos.

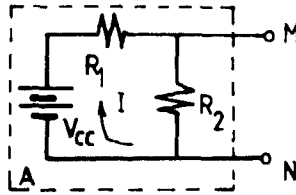


Fig. 5.—Circuito de la caja A.

En circuito abierto  $V_{MN} = I \cdot R_2$ , donde  $V_{cc} = I (R_1 + R_2)$  e

$$I = V_{cc} / (R_1 + R_2)$$

Es decir,  $V_{MN} = V_{cc} \cdot R_2 / (R_1 + R_2)$

La resistencia observable  $R_b$  entre M y N, cortocircuitando el generador equivalente de tensión  $V_{cc}$ , es la composición en paralelo de  $R_1$  y  $R_2$ .

$$R_b = R_1 \cdot R_2 / (R_1 + R_2)$$

El circuito equivalente es el de la figura 6 y las ecuaciones asociadas al mismo

$$\begin{cases} V_{bb} = I_b \cdot R_b + V_{be} + I_e \cdot R_e \\ V_{cc} = I_c \cdot R_c + V_{ce} + I_e \cdot R_e \end{cases}$$

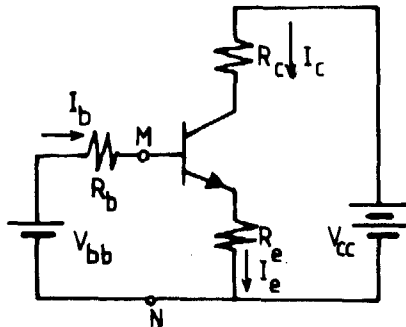


Fig. 6.—Circuito equivalente al de la Fig. 4, aplicando el Equivalente Thevenin entre M y N.

La ecuación (1) es de gran importancia porque determina el punto Q. Si se toman las curvas características  $I_c-V_{ce}$  del transistor, ver figura 7, sería conveniente restringirse a las zonas donde no se alcance  $I_{c\ max}$ ,  $P_{c\ max}$  y  $V_{ce\ max}$ , cuando se determine Q, punto de funcionamiento del transistor. Regiones prohibidas en este sentido son las de corte y saturación

$$(I_c \leq 0 \text{ y } V_{ce} \approx 0).$$

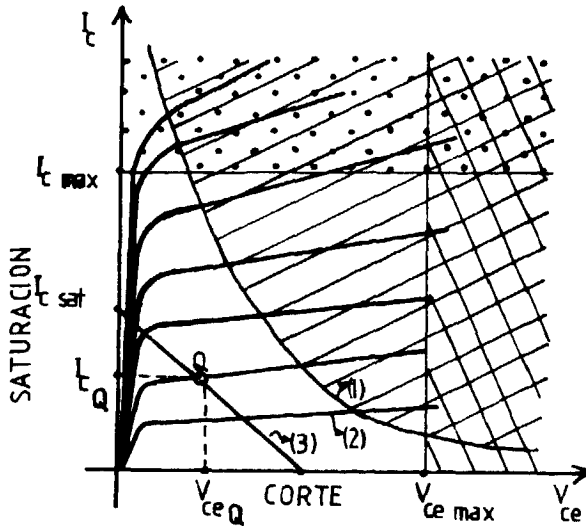


Fig. 7.—(1) Curva  $P_{c\ MAX}$ . (2) Familia de curvas  $I_c-V_{ce}$  ( $I_b$  cte) del transistor. (3) Recta de carga.

Conviene tener en cuenta que la potencia disipativa del transistor es debida, sobre todo, a la gran resistencia que aporta la zona desértica, más ancha al estar polarizada inversamente. Además  $I_b$  es muy pequeña, por lo que  $I_c \approx I_e$ . Esta es la causa de que la potencia disipativa tenga por expresión  $P_c = I_c \cdot V_{ce}$ . La ecuación (1) adopta esta nueva forma:

$$V_{ce} \approx I_c \cdot R_c + V_{ce} + I_c \cdot R_c$$

Y si se considera la igualdad

$$I_c (R_c + R_e) + V_{ce} = V_{cc} \quad (2)$$

En la figura 7 se representa el gráfico de la ecuación anterior, que suele denominarse «recta de carga estática». Según esta ecuación los valores máximos de  $I_c$  y  $V_{ce}$  son:

$$I_{c_{sat}} = V_{cc} / (R_c + R_e), \text{ cuando } V_{ce} = 0 \quad (3)$$

$$\text{y } V_{ce} = V_{cc} \text{ cuando } I_c = 0 \quad (4)$$

Estos valores no deberán ser superiores a los valores máximos dados por el fabricante. No obstante, dentro de esta limitación hay una gran libertad de elección de sus valores. Suelen tomarse normalmente valores intermedios de éstos.

Para el transistor NPN SC 107 de PIHER, cuyos datos característicos se adjuntan, las limitaciones son:

$$V_{ce_{max}} = 45 \text{ V}; I_{c_{max}} = 100 \text{ mA}; W_{max} = 250 \text{ mW}; V_{be} = 0,6 \text{ V}$$

Con estos datos característicos se puede hallar el punto de reposo  $Q(V_{ce}, I_c)$  y los valores de las resistencias  $R_1$ ,  $R_2$ ,  $R_c$  y  $R_e$ .

Cálculo de  $V_{ce}$ .

Un tanteo inicial para la tensión de polarización  $V_{ce}$  conduce a tomar para  $V_{ce} \approx V_{ce_{max}}/2 = 45/2 = 22,5 \text{ V}$ . Se puede tomar para  $V_{ce} = 30 \text{ V}$  y para  $I_{c_{sat}} = 20 \text{ mA}$ .

La limitación en la elección de esta última magnitud, una vez seleccionada  $V_{ce}$ , viene impuesta por la circunstancia de que la recta de carga, en donde se ha de encontrar el punto de trabajo del transistor no debe cortar la curva de potencia máxima  $W_{max} = I_c \cdot V_{ce} = 250 \text{ mW}$ , para evitar que se dañe el transistor. Los puntos  $(V_{ce}, I_c)$  donde se supera la potencia máxima disipativa del transistor están en la zona de la figura 11, llamada «zona de potencia prohibida».

Observando las curvas características de salida del transistor, la recta de carga dibujada corta dos curvas de la familia  $I_b = \text{cte}$ , con parámetros  $I_b = 0,050 \text{ mA}$  e  $I_b = 0,100 \text{ mA}$ , por lo que en  $Q$   $I_b$  es muy pequeña frente a  $I_c$  y dado que  $I_c = I_b + I_e \approx I_e$ , se deduce la validez de la ecuación (2), ecuación de la recta de carga estática.

De (3) se puede obtener  $R_c + R_e$

$$30 = 0,020 \cdot (R_c + R_e) \quad (5)$$

De manera que  $R_c + R_e = 1,5 \text{ k}\Omega$

TRANSISTOR NPN SC 107 (PIHER)						
CARACTERÍSTICAS DINÁMICAS (a 25°C)						
Parámetros	Condiciones de medida	Símbolo	min	norm	máx	Unidad
Ganancia de corriente para pequeñas señales	$I_c = 10 \text{ mA}; V_{ce} = 5 \text{ V}$ $f = 100 \text{ MHz}$	$h_{fe}$	15	33	-	-
Frecuencia de transición	$I_c = 10 \text{ mA}; V_{ce} = 5 \text{ V}$	$f_T$	150	330	-	MHz
Capacidad Emisor-Base	$V_{eb} = 0,5 \text{ V}; f = 140 \text{ KHz}$	$C_{ebo}$	-	8	-	pF
Capacidad Colector-Base	$V_{cb} = 10 \text{ V}; f = 140 \text{ KHz}$	$C_{tbo}$	-	28	4,5	pF
Factor de ruido		F	-	2	10	dB
Parámetros híbridos	$I_c = 2 \text{ mA}; V_{ce} = 5 \text{ V}$ $f = 1 \text{ KHz}$	Grupo				
			A	B		
		$h_{ie}$	27 (1,6-4,5)	4,5 (3,2-8,5)	KΩ	
		$h_{re}$	$15 \cdot 10^{-5}$	$20 \cdot 10^{-6}$	-	
		$h_{fe}$	222 (125-260)	330 (240-500)	-	
		$h_{oe}$	18 (x30)	30 (x60)	μS	

Fig. 11.—Datos característicos del transistor utilizados en el diseño de la etapa amplificadora.

Para obtener  $R_c$  se recurre a la ganancia A, en tensión del transistor

$$A_v = \frac{V_o(t)}{V_i(t)}$$

asignando a esta ganancia un valor, según se desee sea la amplificación, evitando grandes variaciones por la posibilidad del corte de la señal.

Calculada  $R_c$ , la resistencia  $R_c$  se obtiene aplicando (5)

Es conveniente que Q esté en la mitad de la recta de carga, para permitir la máxima variación de la señal alterna  $v_o(t)$  en la salida

$$V_{ce} = V_{cc} / 2 = \frac{30 \text{ V}}{2} = 15 \text{ V}$$

Cálculo de  $I_c$

De la ecuación (2):  $I_c \cdot 1500 + 15 = 30$

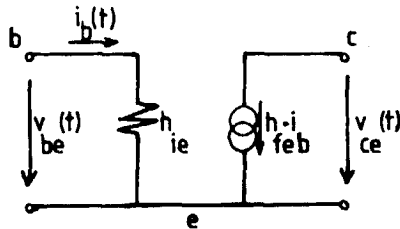
Obteniendo para la intensidad en el colector  $I_c = 10 \text{ mA}$ .

De manera que: Q ( $V_{ce} = 15 \text{ V}$ ,  $I_c = 10 \text{ mA}$ ).

3. Cálculo de las resistencias  $R_c$ ,  $R_e$ ,  $R_1$  y  $R_2$ . Análisis del circuito para pequeñas oscilaciones de la señal de entrada  $v_i(t)$  en torno del punto Q.

En la banda de frecuencias donde se va a usar el transistor, los condensadores se van a comportar como cortocircuitos. Para simplificar el análisis se pueden utilizar dos normas:

a) Sustituir el transistor por su circuito equivalente en parámetros h, en donde para el NPN SC 107



$$h_{fe} = 330 \text{ y } h_{ie} = 4,5 \text{ k}\Omega$$

b) Las fuentes de tensión continuas equivalentes se cortocircuitan en el modelo dinámico.

La ganancia de tensión  $A_v$  es

$$A_v = \frac{V_o(t)}{V_i(t)} = \frac{-h_{fe} \cdot i_b(t) R_c}{i_b(t) \cdot h_{ie}} = -\frac{h_{fe} \cdot R_c}{h_{ie}} = -\frac{330}{4500} R_c$$

Si se desea una ganancia

$$A_v = -11, A_v = -11 = -\frac{330}{4500} R_c$$

de donde  $R_c = 150\Omega$  y dado que  $R_c + R_e = 1,5 \text{ k}\Omega$ , entonces  $0,150 + R_e = 1,5$   $\text{k}\Omega$  y  $R_e = 1,35 \text{ k}\Omega$ .

Una condición de protección del circuito es que  $Z_i$ , impedancia de entrada, sea bastante mayor que la resistencia de entrada del transistor, es decir, la composición de las resistencias  $R_1$  y  $R_2$  en paralelo mayor que el parámetro  $h_{ie}$ .

$$R_1 // R_2 \gg h_{ie} = 4,5 \text{ k}\Omega$$



Por ejemplo  $R_1/R_2 = 56 \text{ k}\Omega$ , es decir

$$\frac{R_1 \cdot R_2}{R_1 + R_2} = 56$$

De la ecuación (1):

$$V_{cc} \cdot \frac{R_2}{R_1 + R_2} = I_b \cdot \frac{R_1 \cdot R_2}{R_1 + R_2} + V_{be} + (I_b + I_c) \cdot R_e$$

Sustituyendo valores:

$$30 \cdot \frac{R_2}{R_1 + R_2} = 0,040 \cdot 56 + 0,60 + (0,040 + 10) \cdot 1,35$$

Obteniendo el sistema de ecuaciones:

$$\begin{cases} \frac{R_2}{R_1 + R_2} = 0,55 \\ \frac{R_1 \cdot R_2}{R_1 + R_2} = 56 \end{cases}$$

que conducen a las resistencias:  $R_1 \simeq 100 \text{ k}\Omega$   
 $R_2 \simeq 120 \text{ k}\Omega$

No obstante, en el mercado el grupo de resistencias del que se dispone es discreto, teniendo que tomar las resistencias más próximas a las halladas, lo que modificaría en parte la amplificación diseñada.

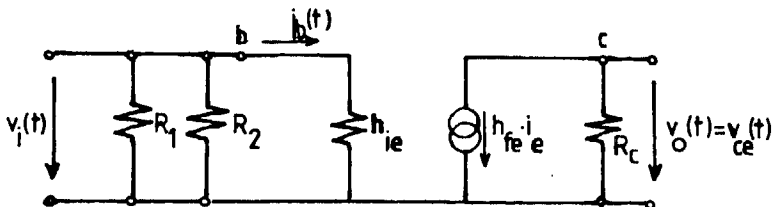
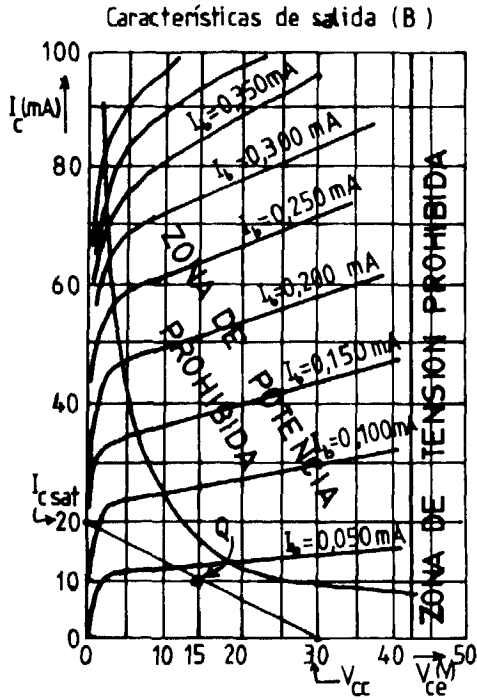


Fig. 10.—Circuito equivalente de la etapa amplificadora  $V_i(t)$ : señal de entrada.  $V_o(t)$ : señal de salida— $\circ\circ$ —generador ideal de intensidad.



## BIBLIOGRAFÍA

- MILLMAN, J., y HALKIAS, C.: *Dispositivos y circuitos electrónicos*, Ediciones Pirámide. Sociedad Anónima, Madrid, 1978.
- IOWENBERG, Edwin C.: *Circuitos electrónicos*, Ed. McGraw-Hill, Serie Schauna, México, 1971.
- BAILEY, F. J.: *Introducción a los semiconductores*, Ed. Gustavo Gili, S. A., Barcelona, 1976.